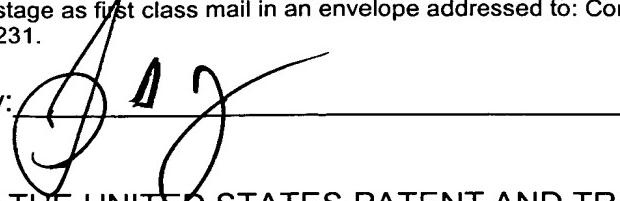




Docket No.: P2001,0158

I hereby certify that this correspondence is being transmitted with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, Alexandria, VA 22313 20231.

By: 

Date: December 23, 2003

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applic. No. : 10/657,928
Applicant : Wolfgang Gustin et al.
Filed : September 10, 2003
Art Unit : to be assigned
Examiner : to be assigned

Docket No. : P2001,0158
Customer No.: 24131

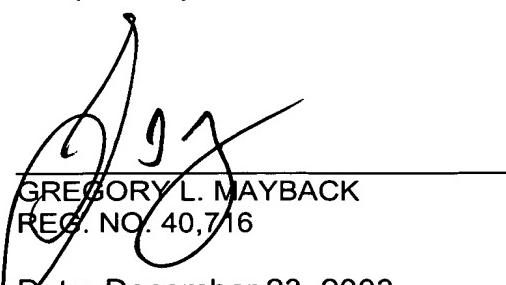
CLAIM FOR PRIORITY

Mail Stop: Missing Parts
Hon. Commissioner for Patents,
Alexandria, VA 22313-1450
Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 101 11 498.2 filed March 9, 2001.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,


GREGORY L. MAYBACK
REG. NO. 40,716

Date: December 23, 2003

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/mjb

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 101 11 498.2
Anmeldetag: 09. März 2001
Anmelder/Inhaber: Infineon Technologies AG,
München/DE
Bezeichnung: Halbleiterspeicherzelle und Verfahren zu ihrer
Herstellung
IPC: H 01 L 27/108

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 18. September 2003
Deutsches Patent- und Markenamt

Der Präsident

Im Auftrag

Wallner

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Beschreibung

Halbleiterspeicherzelle und Verfahren zu ihrer Herstellung

- 5 Die vorliegende Patentanmeldung betrifft eine Halbleiterspeicherzelle und ein Verfahren zu ihrer Herstellung. Die Halbleiterspeicherzelle umfaßt dabei einen Auswahltransistor und einen Grabenkondensator, der in einem Graben gebildet ist.
- 10 Speicherbauelemente, wie zum Beispiel DRAMs (Dynamic Random Access Memories) bestehen aus einem Zellenfeld und einer Ansteuerungsperipherie, wobei in dem Zellenfeld einzelne Speicherzellen angeordnet sind.
- 15 Ein DRAM-Chip enthält eine Matrix von Speicherzellen, die in Form von Zeilen und Spalten angeordnet sind und von Wortleitungen und Bitleitungen angesteuert werden. Das Auslesen von Daten aus den Speicherzellen oder das Schreiben von Daten in die Speicherzellen wird durch die Aktivierung geeigneter Wortleitungen und Bitleitungen bewerkstelligt.
- 20

Üblicherweise enthält eine DRAM-Speicherzelle einen mit einem Kondensator verbundenen Transistor. Der Transistor besteht unter anderem aus zwei Diffusionsgebieten, welche durch einen Kanal voneinander getrennt sind, der von einem Gate gesteuert wird. Ein Diffusionsgebiet wird als Drain-Gebiet und das andere Diffusionsgebiet als Source-Gebiet bezeichnet.

- 25
- Eines der Diffusionsgebiete ist mit einer Bitleitung, das andere Diffusionsgebiet mit dem Kondensator und das Gate mit einer Wortleitung verbunden. Durch Anlegen geeigneter Spannungen an das Gate wird der Transistor so gesteuert, daß ein Stromfluß zwischen den Diffusionsgebieten durch den Kanal ein- und ausgeschaltet wird.

35

Durch die fortschreitende Miniaturisierung von Speicherbauelementen wird die Integrationsdichte kontinuierlich erhöht.

Die kontinuierliche Erhöhung der Integrationsdichte bedeutet, daß die pro Speicherzelle zur Verfügung stehende Fläche immer weiter abnimmt. Wird der Auswahltransistor beispielsweise als planarer Transistor gebildet, so nimmt folglich der laterale
5 Abstand zwischen Auswahltransistor und Grabenkondensator immer weiter ab. Dies kann dazu führen, daß sogenannte Kurzkanaleffekte beim Auswahltransistor auftreten können. Dabei handelt es sich beispielsweise um ein vermindertes Sperrverhalten, welches zu Leckströmen führen kann, die den Grabenkondensator vorzeitig entladen können, wodurch die in dem
10 Grabenkondensator und der Speicherzelle gespeicherte Information verlorengeht.

Die Kurzkanaleffekte werden beispielsweise durch die Ausdiffusion eines vergrabenen Kontakts (Buried Strap) verursacht. Der Buried Strap ist üblicherweise in dem Grabenkondensator oberhalb der leitenden Grabenfüllung angeordnet und dient dazu, die leitende Grabenfüllung elektrisch mit einem Dotiergebiet des Transistors zu verbinden. Dabei wird üblicherweise
20 eine Ausdiffusion von Dotierstoff aus dem Buried Strap in das Substrat und das angrenzende Dotiergebiet des Auswahltransistors durchgeführt, wodurch der elektrische Kontakt gebildet wird. Nachteilig an einem konventionellen Buried Strap (Vergrabenem Kontakt) ist, daß er die auftretenden Kurzkanaleffekte nicht lösen kann.
25

Ein weiteres aus dem Stand der Technik bekanntes Problem besteht darin, daß das Dotiergebiet des Auswahltransistors üblicherweise in einkristallinem Silizium zu bilden ist, um
30 Leckströme durch den Auswahltransistor zu vermeiden. Da der Buried Strap üblicherweise aus polykristallinem Silizium gebildet ist, welches an das einkristalline Silizium des Dotiergebiets des Auswahltransistors angrenzt, werden bei erhöhten Temperaturen Kristallversetzungen ausgehend von der
35 Grenzfläche zwischen Polysilizium und einkristallinem Silizium in dem einkristallinem Silizium gebildet, die zu Leckströmen durch den Auswahltransistor führen können.

Nachteilig an einem epitaktisch aufgewachsenen Vergrabenen Kontakt ist, daß Kristallversetzungen am Übergang zwischen der einkristallin epitaktisch aufgewachsenen Silizium und einem polykristallin aufgewachsenen Silizium gebildet werden.
5 Diese Defektbildung führt zu erhöhten Leckströmen in dem Auswahltransistor. Während des weiteren Herstellungsprozesses des DRAM gleiten die Versetzungen und können den Auswahltransistor kurzschließen.

10 Herstellungsverfahren für DRAM-Speicherzellen mit Grabenkondensator und Auswahltransistor sind beispielsweise in den Patenten US 5,360,758, US 5,670,805 sowie US 5,827,765 und U. Gruening et al. "A Novel Trench DRAM Cell with a Vertical Access Transistor and Buried Strap for 4 Gb/16Gb", IEDM, 1999
15 angegeben.

20 Es ist die Aufgabe der Erfindung, einen Speicher mit Grabenkondensator anzugeben, die eine verbesserte Ausdiffusion des vergrabenen Kontakts und eine Vermeidung von Kristalldefekten im Auswahltransistor ermöglicht, sowie ein Verfahren zu ihrer Herstellung anzugeben.

25 Erfindungsgemäß wird die Aufgabe bezüglich des Halbleiter-
speichers gelöst durch einen Halbleiterspeicher mit einem Grabenkondensator und einem Auswahltransistor umfassend:
- ein Substrat, das eine Substratoberfläche aufweist und in dem ein Graben angeordnet ist, der einen oberen Bereich aufweist;
30 - einen Isolationskragen, der in dem oberen Bereich auf der Seitenwand des Grabens angeordnet ist;
- eine leitfähige Grabenfüllung, die in dem Graben angeordnet ist;
- eine erste Zwischenschicht, die zwischen der epitaktisch aufgewachsenen Schicht und dem vergrabenen Kontakt angeordnet ist;
35

- eine epitaktisch aufgewachsenen Schicht, die in dem Graben, auf der Seitenwand des Grabens, auf dem Substrat angeordnet ist und sich in den Graben erstreckt;
- einen vergrabenen Kontakt, der in dem Graben auf der ersten Zwischenschicht angeordnet ist und die epitaktisch aufgewachsene Schicht elektrisch mit der leitfähigen Grabenfüllung verbindet.

Ein Vorteil der epitaktisch aufgewachsenen Schicht besteht darin, daß der aus dem vergrabenen Kontakt (Buried Strap) ausdiffundierte Dotierstoff in der epitaktisch aufgewachsenen Schicht eine niedrigere Diffusionslänge aufweist als in dem angrenzendem Bulk-Silizium, in dem der Auswahltransistor gebildet ist. Dies führt dazu, daß der aus dem Buried Strap ausdiffundierte Dotierstoff nicht bis in den Kanal des Auswahltransistors hinein diffundiert, wodurch Kurzkanaleffekte des Auswahltransistors verminder werden. Die erste Zwischenschicht weist den Vorteil auf, daß Kristallversetzungen, die im Buried Strap gebildet sind, nicht in das einkristalline Substrat hineinwachsen, in dem der Auswahltransistor angeordnet ist. Dadurch werden Kristalldefekte am Dotiergebiet des Transistors vermieden, wodurch ein verbesserter Transistor mit niedrigen Leckströmen erreicht werden kann.

Eine vorteilhafte Ausgestaltung der Erfindung sieht vor, daß eine zweite Zwischenschicht auf der leitfähigen Grabenfüllung angeordnet ist. Der Vorteil der zweiten Zwischenschicht, die auf der leitfähigen Grabenfüllung angeordnet ist, besteht darin, daß die epitaktische Schicht - während ihrer Bildung - lediglich an der Seitenwand des Grabens gebildet wird und aufgrund des Materials der zweiten Zwischenschicht nicht auf der zweiten Zwischenschicht aufwächst. Dies hat den Vorteil, daß ausgehend von der zweiten Zwischenschicht keine Kristalldefekte aus der leitfähigen Grabenfüllung hinauf zu der epitaktisch aufgewachsenen Schicht wachsen, so daß eine Bildung von Kristallversetzungen, die den Auswahltransistor schädigen könnten, verminder ist.

Eine weitere Ausgestaltung der Erfindung sieht vor, daß ein Kondensatordielektrikum in dem Graben zwischen der leitfähigen Grabenfüllung und dem Substrat angeordnet ist.

5

Eine weitere Ausgestaltung der Erfindung sieht vor, daß die selektiv epitaktisch aufgewachsene Schicht (SEG: selective epitaxial growth) eine Facette aufweist, die einen Winkel von ca. 45 Grad gegenüber der Substratoberfläche aufweist. Die 10 Facette weist den Vorteil auf, daß aufgrund der Facettengeometrie der elektrische Widerstand zwischen dem Dotiergebiet des Transistors und der leitenden Grabenfüllung vermindert ist. Bei der Facette handelt es sich beispielsweise um eine natürliche Kristallorientierung von Silizium.

15

Eine weitere Ausgestaltung der Erfindung sieht vor, daß Dotierstoff in der epitaktischen Schicht und im angrenzenden Substrat eingebracht ist, um einen leitfähigen elektrischen Anschluß an den vergraben Kontakt zu bilden. Der eingebrachte Dotierstoff hat den Vorteil, daß ein niederohmiger elektrischer Anschluß zwischen der leitfähigen Grabenfüllung und dem Dotiergebiet des Auswahltransistors ermöglicht ist. Der eingebrachte Dotierstoff wird üblicherweise als Buried Strap Out Diffusion bezeichnet, da er üblicherweise aus dem vergrabenen Kontakt heraus in das Substrat eindiffundiert wird.

25

Eine weitere Ausgestaltung der erfindungsgemäßen Speicherzelle sieht vor, daß eine Grabenisolierung (STI) in dem Substrat und dem Graben angeordnet ist, die eine Unterkante aufweist, wobei die zweite Zwischenschicht in dem Graben unterhalb der Unterkante angeordnet ist. Da die zweite Zwischenschicht einen elektrischen Kontakt zwischen der leitfähigen Grabenfüllung und dem vergrabenen Kontakt bildet, ist es von Vorteil, 30 die Fläche dieses elektrischen Kontakts möglichst groß zu 35 bilden, was gewährleistet ist, wenn die Fläche nicht durch

die Grabenisolierung vermindert ist, wodurch ein niedriger Kontaktwiderstand erreichbar ist.

Eine weitere Ausgestaltung der erfindungsgemäßen Anordnung

5 sieht vor, daß die Grabenisolierung eine Isolationsschicht aufweist, die auf dem vergrabenen Kontakt und auf der Facette angeordnet ist. Die auf dem vergrabenen Kontakt und auf der Facette angeordnete Isolationsschicht weist den Vorteil auf, daß bei einem planaren Auswahltransistor eine von dem Grabenkondensator isolierte Passing Wordline auf der Grabenisolierung angeordnet werden kann. Bei einer Speicherzelle mit vertikalem Auswahltransistor verläuft eine aktive Wortleitung zu Ansteuerung des Zelltransistors oberhalb des Grabens.

15 Eine weitere Ausgestaltung der Erfindung sieht vor, daß die epitaktische Schicht von einer natürlichen Kristallgitterebene begrenzt wird. Dies weist den Vorteil auf, daß die Geometrie der gebildeten Facette aufgrund der natürlichen Kristallgitterebenen in jedem Graben identisch ist und somit 20 keine weiteren Maßnahmen zu ihrer Strukturierung erforderlich.

Eine weitere Ausgestaltung der Erfindung sieht vor, daß der Isolationskragen aus zwei Schichten besteht, die selektiv zu einander ätzbar sind.

25 Bezüglich des Verfahrens wird die erfindungsgemäß Aufgabe gelöst durch ein Verfahren zur Herstellung eines Halbleiter-Speichers mit einem Grabenkondensator und einem Auswahltransistor mit den Schritten:

- 30 - Bereitstellen eines Substrats, das eine Substratoberfläche aufweist und in dem ein Graben angeordnet ist, der einen oberen Bereich aufweist, wobei ein Isolationskragen in dem oberen Bereich auf der Seitenwand des Grabens angeordnet ist;
- 35 - Bilden einer leitfähigen Grabenfüllung in dem Graben, wobei die leitfähige Grabenfüllung anschließend in den Graben eingesenkt wird;

- Freilegen des Substrats an der Seitenwand des Grabens oberhalb der leitfähigen Grabenfüllung;
- Aufwachsen einer epitaktisch aufgewachsenen Schicht auf der freigelegten Seitenwand des Grabens;
- 5 - Bilden einer ersten Zwischenschicht auf der epitaktisch aufgewachsenen Schicht;
- Einbringen von Dotierstoff in die epitaktisch aufgewachsene Schicht;
- Bilden des Grabenkondensators und des Auswahltransistors.

10

Das erfindungsgemäße Verfahren umfaßt Schritte zur Bildung der ersten Zwischenschicht und zur Bildung der epitaktisch aufgewachsenen Schicht, welche die in Zusammenhang mit der gegenständlichen Lösung der Aufgabe beschriebenen Vorteile 15 aufweisen.

Ein weiterer Verfahrensschritt sieht vor, daß eine zweite Zwischenschicht auf der leitfähigen Grabenfüllung gebildet wird. Die zweite Zwischenschicht weist den Vorteil auf, daß 20 Kristallversetzungen in der epitaktisch aufgewachsenen Schicht und in einem Dotiergebiet des Auswahltransistors vermindert oder verhindert werden.

25

In einem weiteren Verfahrensschritt ist vorgesehen, daß die epitaktische Schicht so aufwächst, daß eine Facette mit einem Winkel von ca. 45 Grad gegenüber der Substratoberfläche gebildet wird. Die Facette der epitaktisch aufgewachsenen Schicht weist den Vorteil auf, daß der elektrische Anschluß 30 der leitfähigen Grabenfüllung an das Dotiergebiet des Auswahltransistors aufgrund der geometrischen Anordnung niedriger ausgebildet werden kann.

Ein weiterer Verfahrensschritt sieht vor, daß die leitfähige Grabenfüllung zunächst bis zu einer ersten Einsenktiefe in 35 den Graben eingesenkt wird, die dielektrische Schicht von dem Isiationskragen entfernt wird und die leitfähige Grabenfüllung bis zu einer zweiten Einsenktiefe in den Graben einge-

senkt wird. Diese Verfahrensschritte weisen den Vorteil auf, daß die Seitenwand des Grabens in dem oberen Bereich des Grabens lediglich bis zu der ersten Einsenktiefe freigelegt wird und die leitfähige Grabenfüllung mit einem Abstand, der etwa 5 der Differenz zwischen der ersten und zweiten Einsenktiefe entspricht, von der freigelegten Seitenwand des Grabens beab- standet ist. Durch das Freilegen der Seitenwand liegt das einkristalline Silizium des Substrats frei, in dem der Graben gebildet ist. Auf dem freigelegten einkristallinen Silizium 10 des Substrats kann anschließend die epitaktisch aufgewachsene Schicht aufgewachsen werden.

In einem weiteren Verfahrensschritt wird der Isolationskragen von der Seitenwand des Grabens entfernt. Hierbei ist es mög- 15 lich, daß der Isolationskragen lediglich bis zu der ersten Einsenktiefe entfernt wird und der Isolationskragen zwischen der ersten Einsenktiefe und der zweiten Einsenktiefe auf der Seitenwand des Grabens verbleibt.

20 Weiterhin ist vorgesehen, daß eine Grabenisolation in dem Substrat und in dem Graben gebildet wird. Die Grabenisolation isoliert die vorliegende Speicherzelle von benachbarten Spei- cherzellen, wodurch Leckströme verminder werden.

25 Weitere vorteilhafte Ausgestaltungen der Erfindung sind Ge- genstand der jeweiligen Unteransprüche.

Nachfolgend wird die Erfindung anhand von Ausführungsbeispie- 30 len und Figuren näher erläutert.

35 In den Figuren zeigen:

Figur 1 eine erfindungsgemäße Speicherzelle mit einem Gra- benkondensator und einem Auswahltransistor;

35 Figur 2 die Speicherzelle aus Figur 1, wobei die leitfähige Grabenfüllung tiefer in den Graben eingesenkt ist;

Figur 3 bis 8 Verfahrensschritte zur Bildung einer Zwischen-
schicht und der epitaktisch aufgewachsenen Schicht
in dem Graben des Grabenkondensators;

5

Figur 5a, 6a, 7a und 8a Varianten zu dem in den Figuren 5,
6, 7 und 8 dargestellten Verfahren;

10 Figur 9 die Anordnung aus Figur 8 für eine Speicherzelle
mit planarem Auswahltransistor, wobei zusätzlich
eine Grabenisolation gebildet wurde;

Figur 10 die Anordnung aus Figur 8 für eine Speicherzelle
mit vertikalem Auswahltransistor.

15

Figur 11 REM-Aufnahme einer Speicherzelle gemäß Stand der
Technik.

20 Figur 12 REM-Aufnahme einer erfindungsgemäßen Speicherzelle.

25

In Figur 1 ist eine Speicherzelle 5 dargestellt, die einen
Auswahltransistor 10 und einen Grabenkondensator 15 umfaßt.
Der Auswahltransistor 10 und der Grabenkondensator 15 sind
dabei in einem Substrat 20 gebildet, das eine Substratober-
fläche 25 aufweist. In dem Substrat 20 ist ein Graben 30 an-
geordnet, in dem der Grabenkondensator 15 gebildet ist. Der
Graben 30 weist einen oberen Bereich 31 auf.

30 In dem Graben 30 ist ein Kondensatordielektrikum 35 angeord-
net. Um den Graben 30 herum ist in dem Substrat 20 eine ver-
grabene Platte 40 als äußere Kondensatorelektrode angeordnet.
Die vergrabene Platte 40 wird mit einer vergraben Wanne 45
kontaktiert. Sowohl die vergrabene Platte 40 als auch die
vergrabene Wanne 45 sind mittels Dotierstoff in dem Substrat
35 20 gebildet. In dem Graben 30 ist eine leitfähige Grabenfül-
lung 50 angeordnet. Das Kondensatordielektrikum 35 ist zwi-
schen der vergrabenen Platte 40 und der leitfähigen Graben-

füllung 50 angeordnet. Bei der leitfähigen Grabenfüllung 50 handelt es sich um die innere Kondensatorelektrode.

In dem oberen Bereich 31 des Grabens 30 ist ein Isolationskragen 55 angeordnet. Auf der leitfähigen Grabenfüllung 50 ist eine zweite Zwischenschicht 65 angeordnet, auf der ein vergrabener Kontakt 60 in dem Graben 30 angeordnet ist. In dem oberen Bereich 31 des Grabens 30 ist an der Seitenwand des Grabens 30 auf dem Substrat 20 eine epitaktisch aufgewachsene Schicht 75 angeordnet. Zwischen der epitaktisch aufgewachsenen Schicht 75 und dem vergrabenen Kontakt 60 ist eine erste Zwischenschicht 70 angeordnet. In der epitaktisch aufgewachsenen Schicht 75 und dem Substrat 20 ist eine Dotierstoffausdiffusion 80 angeordnet.

15

Der Auswahltransistor 10 umfaßt ein erstes Dotiergebiet 85 und ein zweites Dotiergebiet 90. Weiterhin umfaßt der Auswahltransistor 10 ein Gate 95, welches den Auswahltransistor steuert. Das erste Dotiergebiet 85 ist mittels Dotierstoff an die Dotierstoffausdiffusion 80 angeschlossen. Zur Isolation der in Figur 1 dargestellten Speicherzelle 5 von benachbarten Speicherzellen ist eine Grabenisolation 100 angeordnet, die eine Unterkante 105 aufweist. Die Grabenisolation 100 ragt dabei in den Graben 30 hinein.

25

Üblicherweise ist das Substrat 20 aus Silizium gebildet. Das Kondensatordielektrikum 35 umfaßt beispielsweise ein Siliziumoxid, ein Siliziumnitrid, ein Siliziumoxinitrid, Tantaloxyd oder Dielektrika mit einer Dielektrizitätskonstante, die größer als 10 ist. Bei der vergrabenen Platte 40 handelt es sich um einen Bereich in dem Substrat 20, in dem eine hohe Dotierstoffkonzentration von p oder n Dotierstoff angeordnet ist. Die leitfähige Grabenfüllung 50 ist beispielsweise aus polykristallinem Silizium gebildet. Der Isolationskragen 55 enthält beispielsweise Siliziumoxid oder Siliziumnitrid. Der vergrabene Kontakt 60 enthält beispielsweise dotiertes oder

undotiertes polykristallines oder amorphes Silizium oder Wolfram oder Wolframnitrid.

Die zweite Zwischenschicht 65 ist beispielsweise aus Siliziumnitrid, Siliziumoxid oder Siliziumoxinitrid gebildet. Da es sich bei den genannten Materialien im wesentlichen um Isolatoren handelt, ist es erforderlich, daß die zweite Zwischenschicht 65 entsprechend dünn gebildet ist, so daß ein elektrischer Tunnelkontakt zwischen der leitfähigen Grabenfüllung 50 und dem vergrabenen Kontakt 60 besteht. Ebenso ist es möglich, die zweite Zwischenschicht 65 aus leitenden Materialien wie Titannitrid, Wolframnitrid oder Tantalnitrid zu bilden. Die erste Zwischenschicht ist aus einem Material gebildet, das für die zweite Zwischenschicht geeignet ist. Die epitaktisch aufgewachsene Schicht 75 umfaßt üblicherweise dotiertes oder undotiertes einkristallines Silizium, welches auf dem Substrat 20 aufgewachsen ist. Die Dotierstoffausdiffusion 80 ist üblicherweise in einkristallinem Silizium gebildet, wobei p oder n Dotierstoff wie beispielsweise Arsen, Bor oder Phosphor in das Substrat 20 und die epitaktisch aufgewachsene Schicht 75 eingebracht ist. Das erste und zweite Dotiergebiet 85 und 90 umfassen ebenfalls Dotierstoff, der in das Substrat 20 eingebracht ist.

Die Grabenisolation 100 umfaßt üblicherweise Siliziumoxid oder Siliziumnitrid. In Figur 1 ist die zweite Zwischenschicht 65 und somit die Einsenktiefe der leitfähigen Grabenfüllung 50 oberhalb der Unterkante 105 der Grabenisolation angeordnet.

In Figur 2 ist eine Speicherzelle gemäß Figur 1 dargestellt, wobei allerdings die zweite Zwischenschicht 65 und somit die leitfähige Grabenfüllung 50 auf eine tiefe eingesenkt wurde, die unterhalb der Unterkante 105 der Grabenisolation 100 liegt. Dies weist den Vorteil auf, daß die Kontaktfläche zwischen der leitenden Grabenfüllung 50 und dem vergrabenen Kon-

takt 60 größer ausgebildet ist, wodurch der Kontaktwiderstand verringert ist.

Mit Bezug auf Figur 3 werden Verfahrensschritte zur Herstellung einer Speicherzelle erläutert. In Figur 3 ist das Substrat 20 mit der Substratoberfläche 25 dargestellt. In dem oberen Bereich 31 des Grabens 30 ist der Isolationskragen 55 auf der Seitenwand des Grabens 30 angeordnet. Auf dem Isolationskragen 55 ist eine dielektrische Schicht 35 angeordnet. Beispielsweise kann es sich bei der dielektrischen Schicht 35 um das Kondensatordielektrikum handeln. Ebenso ist es möglich, daß die dielektrische Schicht 35 separat und unabhängig von dem Kondensatordielektrikum gebildet wurde. In dem Graben 30 wurde bereits die leitfähige Grabenfüllung 50 eingefüllt und auf eine erste Einsenktiefe 110 in den Graben 30 eingesenkt. Auf der Oberfläche 25 des Substrats 20 sind Maskenschichten angeordnet.

Wird beispielsweise ein planarer Transistor in späteren Verfahrensschritten neben dem Grabenkondensator angeordnet, so wird die erste Einsenktiefe 110 etwa 100 nm unterhalb der Substratoberfläche 25 gebildet. Wird ein vertikaler Transistor in dem Grabenkondensator angeordnet, so wird die erste Einsenktiefe 110 etwa 350 nm tief, ausgehend von der Substratoberfläche 25, in den Graben 30 eingesenkt. Für die Speicherzelle mit planarem Auswahltransistor ist eine Passing-Wordline auf der Grabenisolation (STI) angeordnet und die Active-Wordline verläuft neben dem Graben, um dort den planaren Auswahltransistor anzusteuern. Dies ist mit Bezug auf Figur 9 näher beschrieben.

Für einen vertikalen Auswahltransistor wird die Active-Wordline oberhalb des Grabens angeordnet, um ein in dem Graben angeordnetes Gate zu kontaktieren und anzusteuern. Die Passing-Wordline ist in diesem Fall neben dem Graben angeordnet.

Mit Bezug auf Figur 4 wird anschließend die dielektrische Schicht 25 entfernt. Dies kann beispielsweise naßchemisch bewerkstelligt werden, wobei beispielsweise Flußsäure verwendet werden kann, die mit Ethylenglycol gepuffert ist (HF/EG), 5 verwendet werden kann, um eine dielektrische Schicht zu entfernen, die aus einem Oxinitrid besteht.

Mit Bezug auf Figur 5 wird die leitende Grabenfüllung 50 auf eine zweite Einsenktiefe 115 in den Graben 30 eingesenkt. Da- 10 bei wird ein Teil der dielektrischen Schicht 35 freigelegt.

In Figur 5a ist eine Variante des in Figur 5 gezeigten Verfahrens dargestellt, wobei eine zweite Zwischenschicht 65 auf der leitfähigen Grabenfüllung 55 gebildet wird. Gemäß Figur 5 15 ist es ebenso möglich, die zweite Zwischenschicht 65 erst zu einem späteren Prozeßzeitpunkt zu bilden. Die zweite Zwischenschicht 65 kann beispielsweise mittels einer thermischen Oxidation oder einer thermischen Nitrierung der leitfähigen Grabenfüllung 50 bei etwa Atmosphärendruck in ammoniakhaltiger 20 Atmosphäre bei einer Temperatur von ca. 700°C und einer Zeitdauer von ca. einer halben Stunde gebildet werden.

Mit Bezug auf Figur 6 wird anschließend der Isolationskragen 55 von der Seitenwand des Grabens 30 entfernt. Dabei bleibt 25 der Isolationskragen 55 dort an der Seitenwand des Grabens 30 bestehen, wo er durch die dielektrische Schicht 35 vor einem Ätzmittel geschützt ist. Besteht der Isolationskragen 55 bei- spielsweise aus Siliziumoxid, so kann der Isolationskragen mit einer naßchemischen Ätzung entfernt werden, die BHF (Buf- 30 ferd HF: mit NH₄OH gepufferter Flußsäure) enthält. Diese Ätzung kann selektiv gegenüber der dielektrischen Schicht 35, die beispielsweise aus Siliziumnitrid besteht, durchgeführt werden, so daß diese Schichten bestehen bleiben.

35 In Figur 6a ist eine Verfahrensvariante dargestellt, die sich an Figur 5a anschließt, wobei die Ätzung des Isolationskra-

gens in diesem Fall ebenfalls selektiv zu der zweiten Zwischenschicht 65 durchgeführt wird.

Mit Bezug auf Figur 7 wird anschließend die freiliegende dielektrische Schicht 35 naßchemisch entfernt, wobei für eine aus Siliziumoxinitrid bestehende dielektrische Schicht 35 HF/EG als Ätzmittel geeignet ist. In Figur 7 ist nun die Seitenwand des Grabens 30, bestehend aus dem Substrat 20, freigelegt, wo eine epitaktische Schicht auf das Substrat 20 aufgewachsen wird. Der Isolationskragen 55 beabstandet die freigelegte Seitenwand des Grabens 30 von der zweiten Einsenktiefe 150 und somit von der zweite Zwischenschicht 65. Der Isolationskragen 55 ist dabei auf eine dritte Einsenktiefe 120 eingesenkt, die zwischen der ersten Einsenktiefe 110 und der zweiten Einsenktiefe 115 angeordnet ist.

Mit Bezug auf Figur 7a ist eine Verfahrensvariante dargestellt, die sich an Figur 6a anschließt. Dabei ist die zweite Zwischenschicht 65 bereits auf der leitenden Grabenfüllung 50 gebildet.

Es sind mit Bezug auf Figur 5a, 6a und 7a ebenfalls Verfahrensvarianten möglich, welche die zweite Zwischenschicht 65 erst zu dem jeweils in der Figur beschriebenen Verfahrensschritt bilden.

Mit Bezug auf Figur 8 wird das beschriebene selektive Epitaxiewachstum durchgeführt. Beispielsweise wird die selektive Epitaxie ausgehend von der Seitenwand des Grabens 30 bei einer Temperatur von ca. 900° C zum Beispiel 10 nm bis 50 nm, bevorzugt 30 nm dick aufgewachsen. Dies wird zum Beispiel in SiH₂CL₂-haltiger (Dichlorsilan: DCS) und wasserstoffhaltiger Atmosphäre durchgeführt. Ebenso ist eine Rapid Thermal Chemical Vapour Deposition (RTCVD) bei 700°C bis 850°C in ultra hoch Vakuum (UHV) mit geringem Silan und Wasserstoff in der Reaktionskammer möglich. Ebenso kann die selektive Epitaxie in einem Batch-Reaktor, der für mehr als einen Wafer vorgese-

hen ist, bei einer Temperatur zwischen 500°C und 800°C durchgeführt werden. Auch der Batch-Prozeß kann in UHV durchgeführt werden.

5 Bei dem Aufwachsen der epitaktisch aufgewachsenen Schicht 75 bilden sich die natürlichen Wachstumsfronten der Epitaxieschicht heraus, wodurch eine Facette 125 ausgehend von der Substratoberfläche 25 und der Seitenwand des Grabens 30 mit einem Winkel von 45 Grad gegenüber der Substratoberfläche gebildet wird.
10

Ist die zweite Zwischenschicht 65 bereits vor dem Aufwachsen der selektiven Epitaxieschicht auf der leitenden Grabenfüllung 50 angeordnet, so kann durch geeignete Prozeßparameter 15 vorgesehen werden, daß die Epitaxieschicht selektiv gebildet wird und nicht auf der zweiten Zwischenschicht 65 aufwächst.

Anschließend wird die erste Zwischenschicht 70 auf der epitaktisch aufgewachsenen Schicht 75 gebildet. Dies kann beispielsweise mittels einer thermischen Nitridierung der epitaktisch aufgewachsenen Schicht durchgeführt werden. Ebenso ist eine thermische Oxidation der epitaktisch aufgewachsenen Schicht 75 möglich. Weitere Verfahren zur Bildung der ersten Zwischenschicht 70 sehen vor, daß eine Schicht abgeschieden wird. Hierbei kann es sich beispielsweise um eine metallische oder metall-nitridhaltige Schicht handeln. Hierzu sind beispielsweise Wolframnitrid, Titannitrid, Wolfram, Wolframsilizid, Titansilizid oder Kobaltsilizid geeignet. Es ist ebenfalls vorgesehen, daß die erste Zwischenschicht 70 und die zweite Zwischenschicht 65 gleichzeitig in einem Prozeßschritt 30 und aus dem gleichen Material gebildet werden.

Mit Bezug auf Figur 8a wird nachfolgend der vergrabene Kontakt 60 gebildet, indem beispielsweise Polysilizium auf dem Substrat 20 und in dem Graben 30 abgeschieden wird und auf eine vierte Einsenktiefe 135 in den Graben eingesenkt wird.
35

Dabei wird beispielsweise die erste Zwischenschicht von der Facette 125 entfernt.

Um den vergrabenen Kontakt 60 lunkerfrei zu gestalten, kann
5 der Graben 30 zunächst mit einer konformen Schicht gefüllt werden, wobei zunächst ein Lunker in dem Graben 30 gebildet wird. Anschließend wird der Graben 30 mit einer gerichteten Ätzung freigeätzt, wobei unterhalb der epitaktischen Schicht 75 Spacer stehenbleiben. Ein erneutes abscheiden einer kon-
10 formen Schicht in den Graben 30 bildet nun den vergrabenen Kontakt lunkerfrei.

Mit Bezug auf Figur 9 werden anschließend Verfahrensschritte durchgeführt, die üblicherweise zur Fertigung einer DRAM-Speicherzelle mit planarem Auswahltransistor geeignet sind.
15 Zunächst wird Dotierstoff aus dem vergrabenen Kontakt 60 ausdiffundiert, wobei der Dotierstoff in die epitaktisch aufgewachsene Schicht 75 und das Substrat 20 diffundiert. Dadurch, daß die erste Zwischenschicht 70 einen größeren Abstand von
20 dem Auswahltransistor 10 aufweist als die Seitenwand des Grabens 30, werden Kurzkanaleffekte in dem Auswahltransistor 10 vermieden. Anschließend wird die Grabenisolierung 100 mit einer Unterkante 105 gebildet, indem zunächst ein Graben geätzt wird, der anschließend mit Siliziumoxid aufgefüllt wird. Vorteilhaft ist dabei, daß die zweite Zwischenschicht 65 unterhalb der Unterkante 105 der Grabenisolierung 100 angeordnet ist. Diese Anordnung ist beispielsweise dazu geeignet, einen planaren Transistor neben dem Graben 30 zu bilden, um die Speicherzelle zu vervollständigen. Dabei ist die aktive Wortleitung neben dem Graben angeordnet, um den planaren Auswahl-
25 30 transistor anzusteuern. Die passierende Wortleitung ist zum Beispiel auf der Grabenisolierung (STI) angeordnet.

Mit Bezug auf Figur 10 ist eine Anordnung dargestellt, bei
35 der nachfolgend ein vertikaler Transistor in dem Graben 30 gebildet wird. Dazu ist beispielsweise ein bekanntes Verfah-

ren in der oben genannten Veröffentlichung von U. Gruening angegeben.

Erfindungsgemäß ist auf dem vergrabenen Kontakt 60 eine Isolationsschicht 130 angeordnet, die auch als T0p-Trench-Oxid (TTO) bezeichnet wird. Oberhalb der Isolationsschicht 130 ist auf der epitaktisch aufgewachsenen Schicht 75 ein Gate-Oxid 145 angeordnet. Oberhalb der Isolationsschicht 130, neben dem Gate-Oxid 145 ist ein Gate 140 angeordnet, das mit einer Oberhalb des Grabens verlaufenden Wortleitung verbunden ist und den vertikalen Auswahltransistor steuert.

In Figur 11 ist eine REM-Aufnahme (Raster Elektronen Mikroskop) einer Speicherzelle gemäß Stand der Technik gezeigt. Die beiden Polysilizium-Gates mit den beiden Wortleitungen sind auf der Substratoberfläche erkennbar. Unter der rechten Wortleitung ist ein STI gebildet, auf dem die rechte Wortleitung angeordnet ist. Rechts unten ist der Grabenkondensator mit einem Isolationskragen (vertikaler Strich mit weiß dargestelltem Loch am oberen Ende) dargestellt. Deutlich sind Kristallversetzungen und Verspannungen in dem neben dem Graben angeordneten Silizium als geschwungene Linie zu erkennen, die den unter der linken Wortleitung angeordneten Auswahltransistor schädigen können.

25

In Figur 12 ist ein Ausschnitt der erfindungsgemäßen Speicherzelle dargestellt, der den Bereich der selektiv aufgewachsenen Schicht 75 vergrößert darstellt. Das einkristalline Bulk-Silizium und die epitaktisch aufgewachsene Schicht 75 sind dunkel dargestellt. Aufgrund der erfindungsgemäßen ersten Zwischenschicht 70 ist werden Kristallversetzungen und Verspannungen vermieden oder verhindert.

Patentansprüche

1. Halbleiterspeicher (5) mit einem Grabenkondensator (15) und einem Auswahltransistor (10) umfassend:

- 5 - ein Substrat (20), das eine Substratoberfläche (25) aufweist und in dem ein Graben (30) angeordnet ist, der einen oberen Bereich (31) aufweist;
- einen Isolationskragen (55), der in dem oberen Bereich (31) auf der Seitenwand des Grabens (30) angeordnet ist;
- 10 - eine leitfähige Grabenfüllung (50), die in dem Graben (30) angeordnet ist;
- eine erste Zwischenschicht (70), die zwischen der epitaktisch aufgewachsenen Schicht (75) und dem vergrabenem Kontakt (60) angeordnet ist;
- 15 - eine epitaktisch aufgewachsenen Schicht (75), die in dem Graben (30), auf der Seitenwand des Grabens (30), auf dem Substrat (20) angeordnet ist und sich in den Graben (30) erstreckt;
- einen vergrabenen Kontakt (60), der in dem Graben (30) auf der ersten Zwischenschicht (65) angeordnet ist und die epitaktisch aufgewachsene Schicht (75) elektrisch mit der leitfähigen Grabenfüllung (50) verbunden.

2. Halbleiterspeicher nach Anspruch 1,

25 d a d u r c h g e k e n n z e i c h n e t, daß
eine zweite Zwischenschicht (65) auf der leitfähigen Grabenfüllung (50) angeordnet ist.

3. Halbleiterspeicher nach einem der Ansprüche 1 oder 2,

30 d a d u r c h g e k e n n z e i c h n e t, daß
ein Kondensatordielektrikum (35) in dem Graben (30) zwischen der leitfähigen Grabenfüllung (50) und dem Substrat (20) angeordnet ist.

4. Halbleiterspeicher nach einem der Ansprüche 1 bis 3,
dadurch gekennzeichnet, daß
die epitaktisch aufgewachsene Schicht (75) eine Facette (125)
aufweist, die einen Winkel von ca. 45 Grad gegenüber der Sub-
stratoberfläche (25) aufweist.

5. Halbleiterspeicher nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet, daß
Dotierstoff in der epitaktisch aufgewachsenen Schicht (75)
10 und dem angrenzenden Substrat (20) eingebracht ist, um einen
leitfähigen elektrischen Anschluß an den vergrabenen Kontakt
(60) zu bilden.

6. Halbleiterspeicher nach einem der Ansprüche 1 bis 5,
dadurch gekennzeichnet, daß
eine Grabenisolation (100) in dem Substrat (20) und dem Gra-
ben (30) angeordnet ist und eine Unterkante (105) aufweist,
wobei die zweite Zwischenschicht (65) in dem Graben (30) un-
terhalb der Unterkante (105) angeordnet ist.

20 7. Halbleiterspeicher nach Anspruch 6,
dadurch gekennzeichnet, daß
die Grabenisolation (100) eine Isolationsschicht (130) auf-
weist, die auf dem vergrabenen Kontakt (60) und auf der Fa-
cette (125) angeordnet ist.

8. Halbleiterspeicher nach einem der Ansprüche 1 bis 7,
dadurch gekennzeichnet, daß
die epitaktisch aufgewachsene Schicht (75) von einer natürli-
30 chen Kristallgitterebene begrenzt wird.

9. Halbleiterspeicher nach einem der Ansprüche 1 bis 8,
dadurch gekennzeichnet, daß
der Isolationskragen (55) aus zwei Schichten Besteht, die se-
35 lektiv zueinander ätzbar sind.

10. Verfahren zur Herstellung eines Halbleiterspeichers (5) mit einem Grabenkondensator (15) und einem Auswahltransistor (10) mit den Schritten:

- Bereitstellen eines Substrats (20), das eine Substratoberfläche (25) aufweist und in dem ein Graben (30) angeordnet ist, der einen oberen Bereich (31) aufweist, wobei ein Isolationskragen (55) in dem oberen Bereich (31) auf der Seitenwand des Grabens (30) angeordnet ist;
- Bilden einer leitfähigen Grabenfüllung (50) in dem Graben (30), wobei die leitfähige Grabenfüllung (50) anschließend in den Graben (30) eingesenkt wird;
- Freilegen des Substrats (20) an der Seitenwand des Grabens (30) oberhalb der leitfähigen Grabenfüllung (50);
- Aufwachsen einer epitaktisch aufgewachsenen Schicht (75) auf der freigelegten Seitenwand des Grabens (30);
- Bilden einer ersten Zwischenschicht (70) auf der epitaktisch aufgewachsenen Schicht (75);
- Einbringen von Dotierstoff in die epitaktisch aufgewachsene Schicht (75);
- Bilden des Grabenkondensators (15) und des Auswahltransistors (10).

11. Verfahren nach Anspruch 10,
dadurch gekennzeichnet, daß
eine zweite Zwischenschicht (65) auf der leitfähigen Grabenfüllung (50) gebildet wird.

12. Verfahren nach einem der Ansprüche 10 oder 11,
dadurch gekennzeichnet, daß
die epitaktisch aufgewachsene Schicht (75) so aufwächst, daß
eine Facette (125) mit einem Winkel von ca. 45 Grad gegenüber
der Substratoberfläche (25) gebildet wird.

13. Verfahren nach einem der Ansprüche 10 bis 12,
dadurch gekennzeichnet, daß
die leitfähige Grabenfüllung (50) zunächst bis zu einer ersten Einsenktiefe (110) in den Graben (30) eingesenkt wird,

21

die dielektrische Schicht (35) von dem Isolationskragen (55) entfernt wird und die leitfähige Grabenfüllung (50) bis zu einer zweiten Einsenktiefe (115) in den Graben (30) eingesenkt wird.

5

14. Verfahren nach einem der Ansprüche 10 bis 13, dadurch gekennzeichnet, daß der Isolationskragen (55) von der Seitenwand des Grabens (30) entfernt wird.

10

15. Verfahren nach einem der Ansprüche 10 bis 14, dadurch gekennzeichnet, daß eine Grabenisolation (110) in dem Substrat (20) und in dem Graben (30) gebildet wird.

Zusammenfassung

Halbleiterspeicherzelle und Verfahren zu ihrer Herstellung

5 Es wird ein Grabenkondensator in einem Graben (30) gebildet, der in einem Substrat (20) angeordnet ist. Der Graben (30) ist mit einer leitfähigen Grabenfüllung (50) als innere Kondenatorelektrode gefüllt. Auf der inneren Kondenatorelektrode ist eine zweite Zwischenschicht (65) angeordnet. Auf
10 der Seitenwand des Grabens (30) auf dem Substrat (20) wird eine epitaktische Schicht (75) aufgewachsen. Zwischen der leitfähigen Grabenfüllung (50) mit der zweiten Zwischenschicht (65) und der epitaktisch aufgewachsenen Schicht (75) ist ein vergrabener Kontakt (60) angeordnet. Durch die zweite
15 Zwischenschicht (65) werden Kristallversetzungen aus der leitenden Grabenfüllung (50) gegen das Substrat (20) abgeschirmt. In der epitaktisch aufgewachsenen Schicht (75) ist eine Dotierstoffausdiffusion (80) angeordnet, die aus dem vergrabenen Kontakt (60) heraus gebildet wird. Durch die epitaktisch aufgewachsene Schicht (75) ist die Dotierstoffausdiffusion (80) weiter von einem neben dem Graben angeordneten
20 Auswahltransistor (10) entfernt, wodurch Kurzkanaleffekte in dem Auswahltransistor (10) vermieden werden können.

Bezugszeichenliste

- 5 Speicherzelle
10 Auswahltransistor
5 15 Grabenkondensator
20 Substrat
25 Substratoberfläche
30 Graben
31 oberer Bereich
10 35 Kondensatordielektrikum bzw. dielektrische Schicht
40 vergrabene Platte
45 vergrabene Wanne
50 leitfähige Grabenfüllung
55 Isolationskragen
15 60 vergrabener Kontakt
65 zweite Zwischenschicht
70 erste Zwischenschicht
75 epitaktisch aufgewachsene Schicht
80 Dotierstoffausdiffusion
20 85 erstes Dotiergebiet
90 zweites Dotiergebiet
95 Gate
100 Grabenisolation
105 Unterkante
25 110 erste Einsenktiefe
115 zweite Einsenktiefe
120 dritte Einsenktiefe
125 Facette
130 Isolationsschicht
30 135 vierte Einsenktiefe
140 Gate-Kontakt
145 Gate-Oxid
150 Dotiergebiet

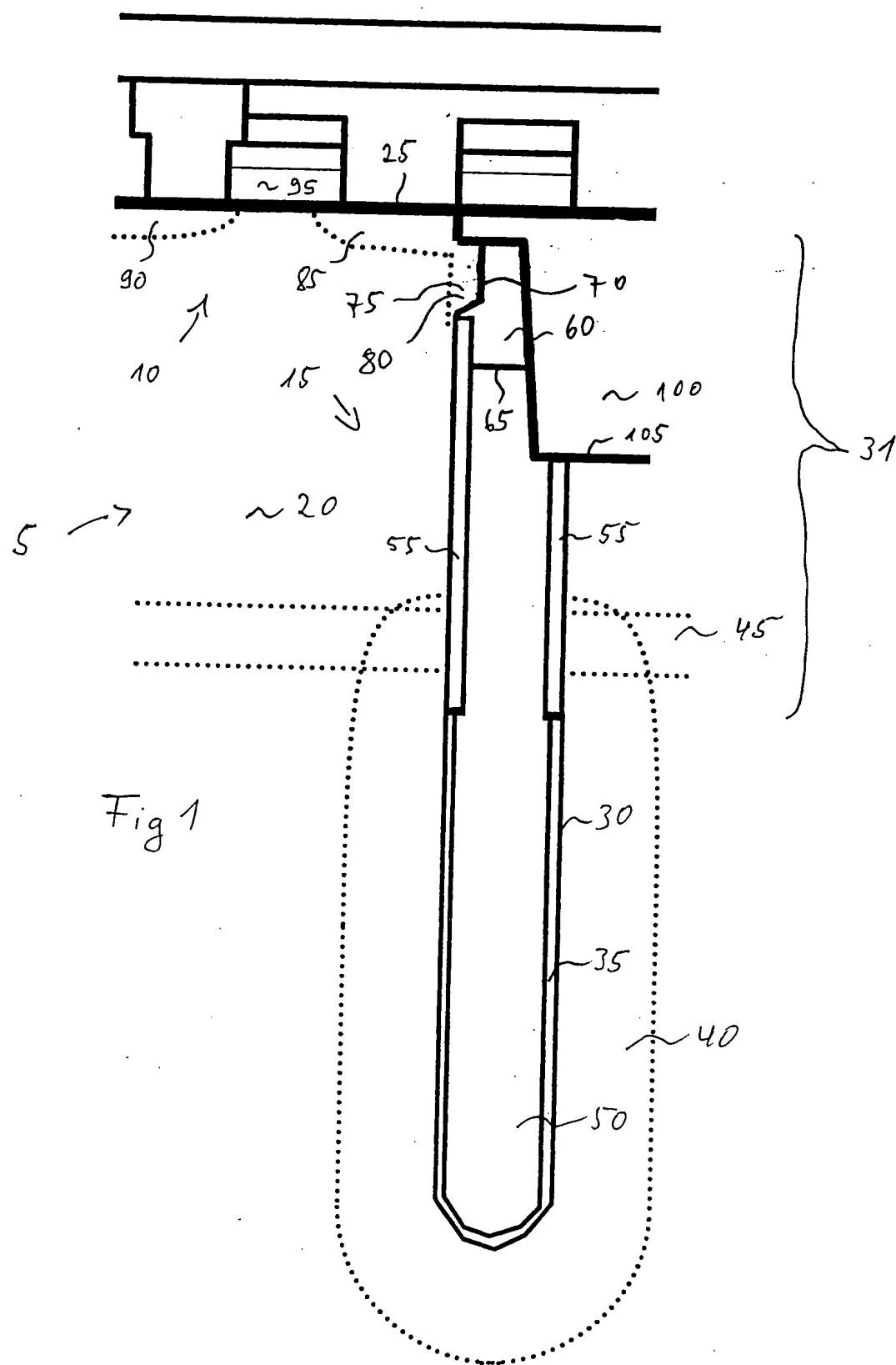
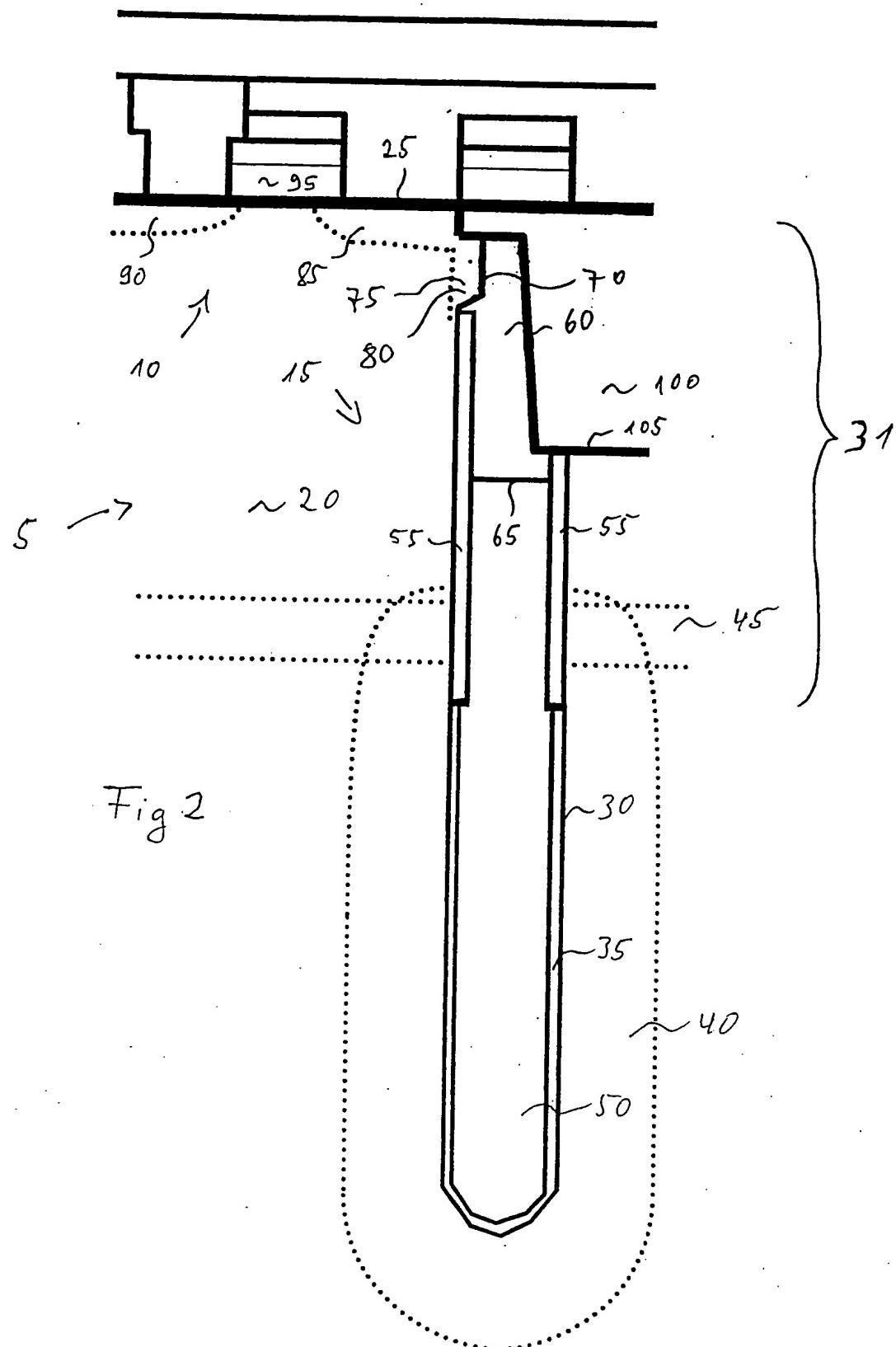


Fig 1



P 2001,0158

3110

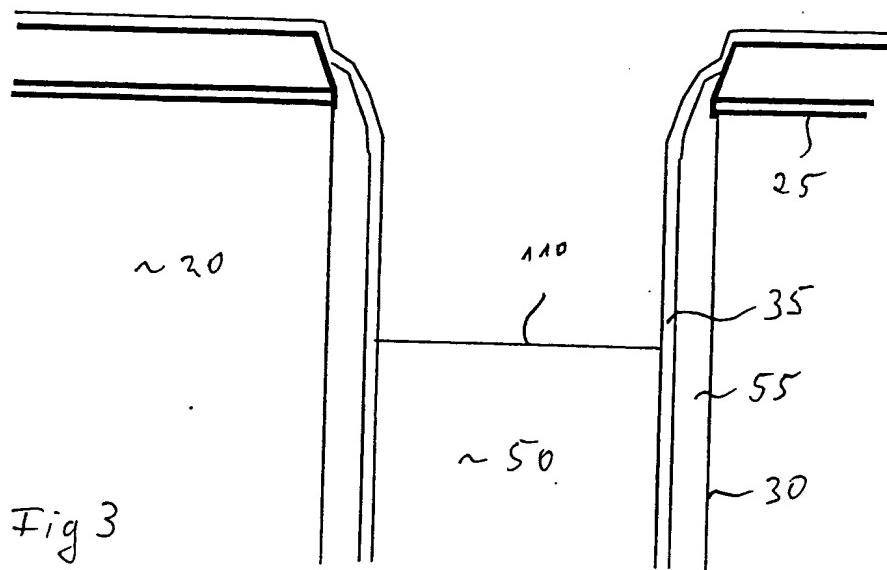


Fig 3

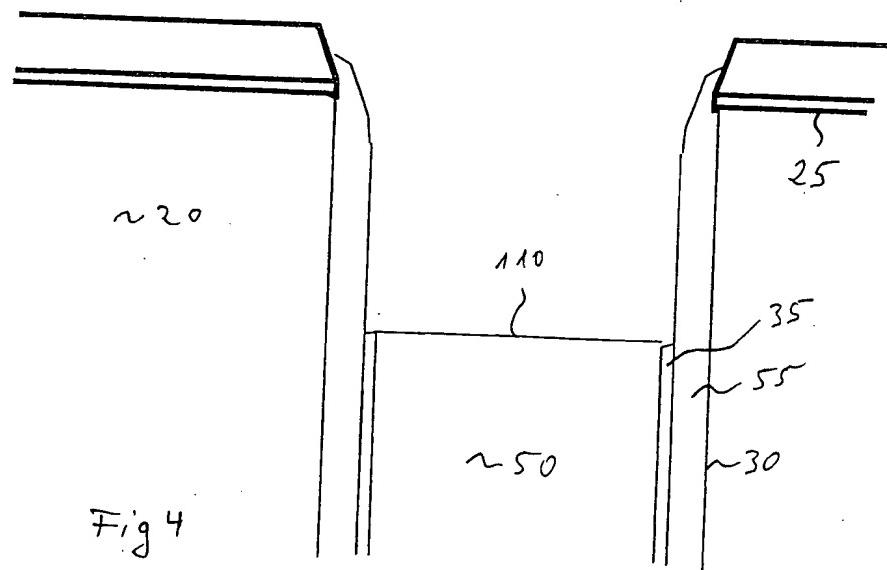


Fig 4

P 2001,0158

4110

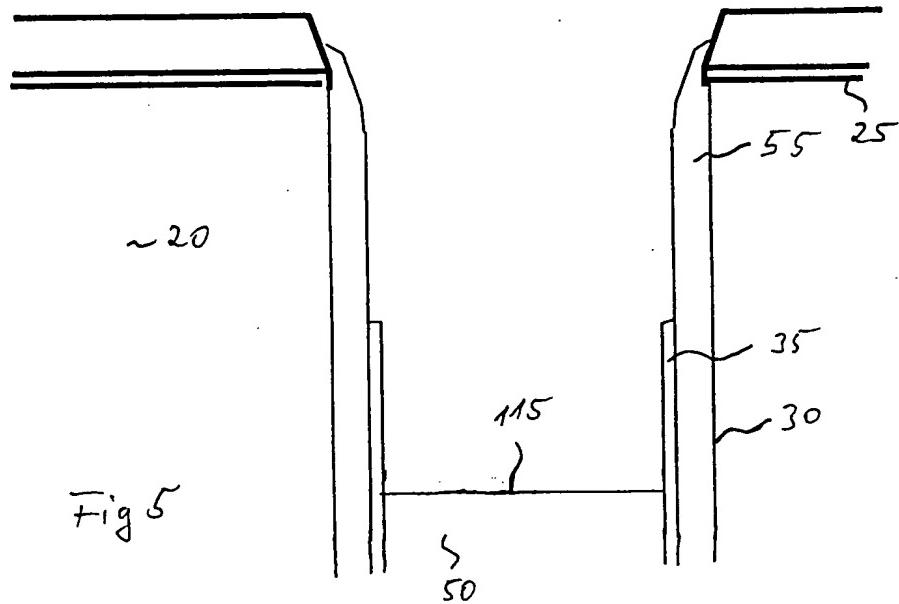


Fig 5

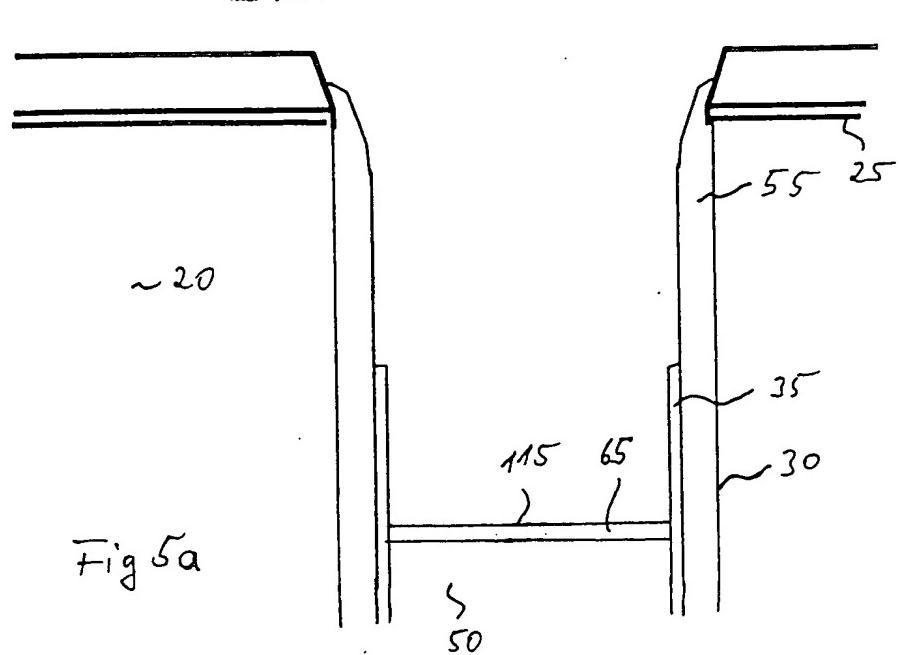


Fig 5a

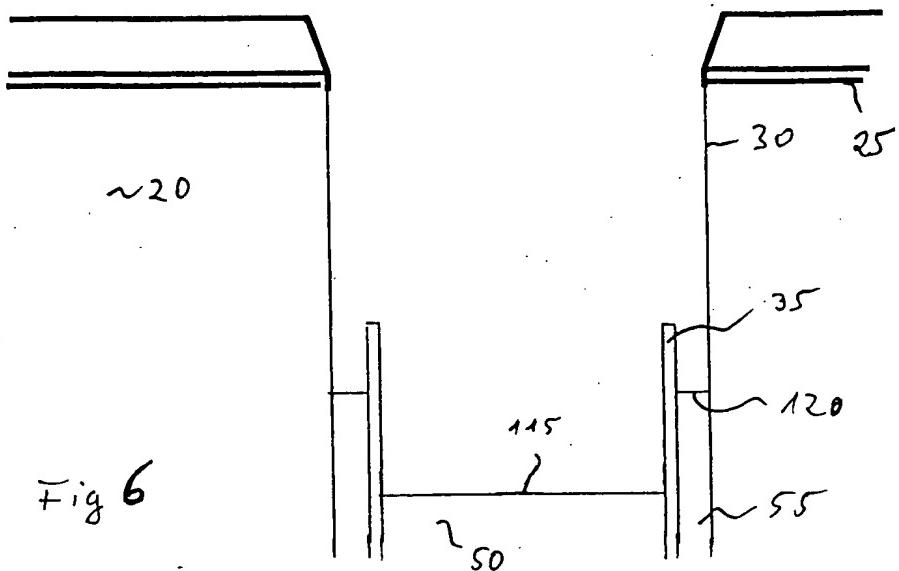


Fig 6

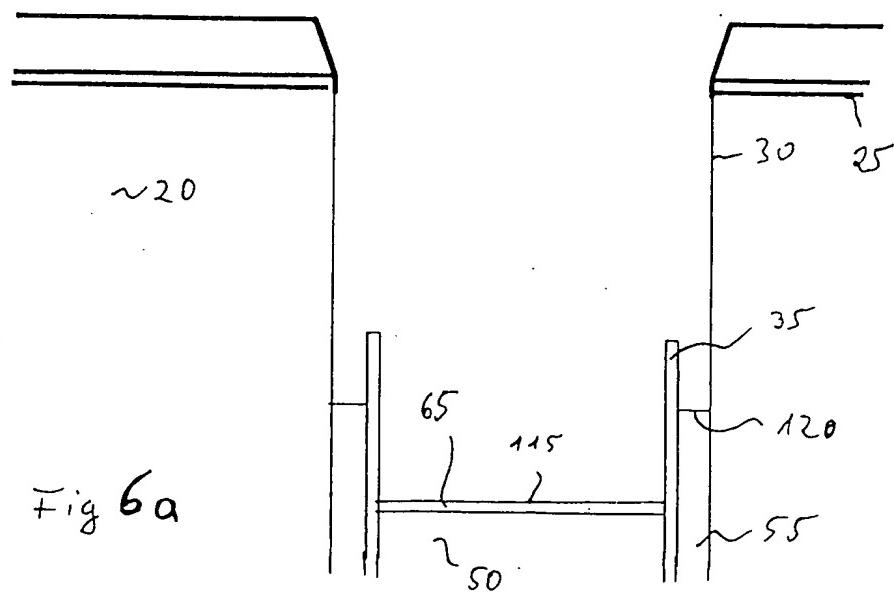
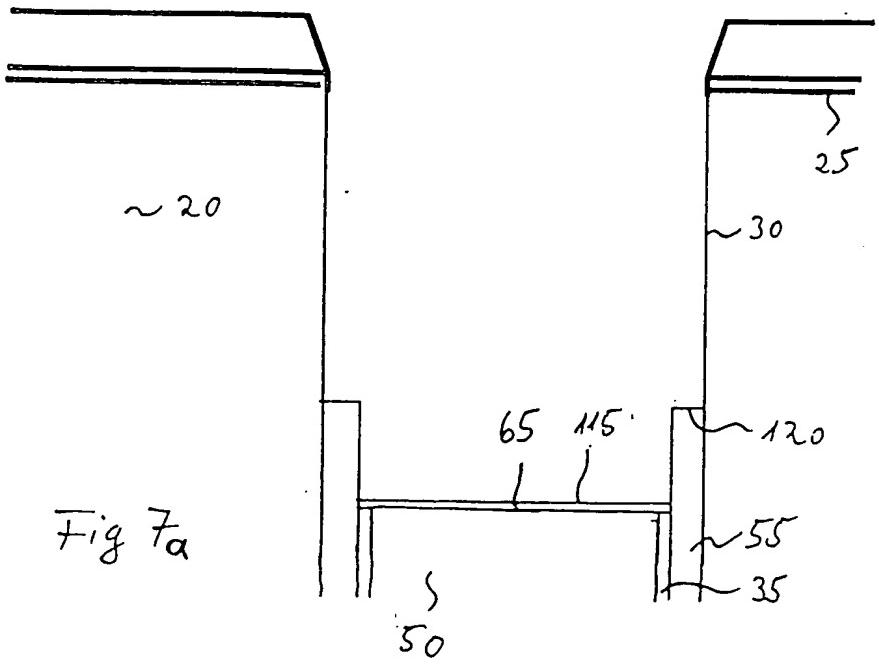
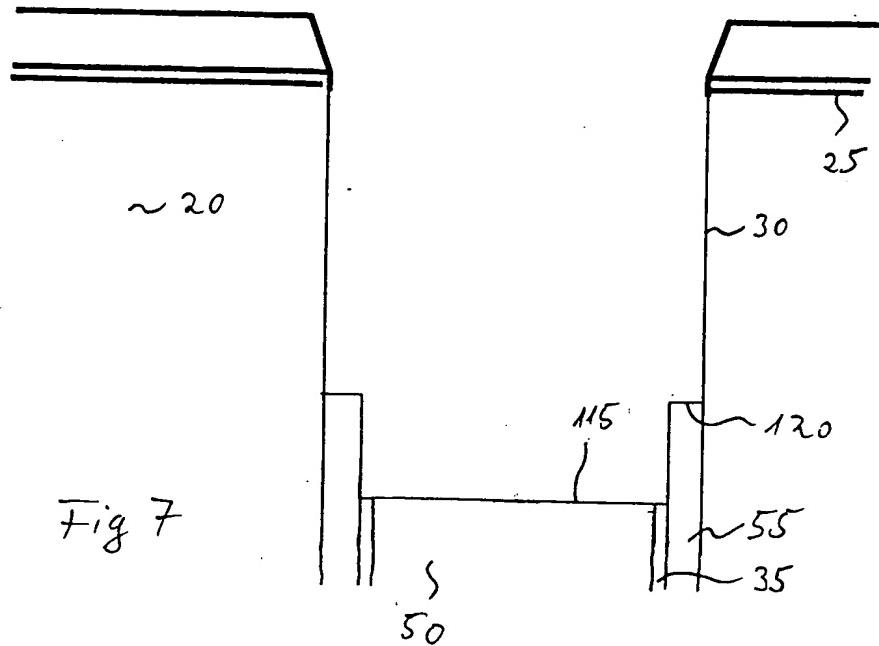
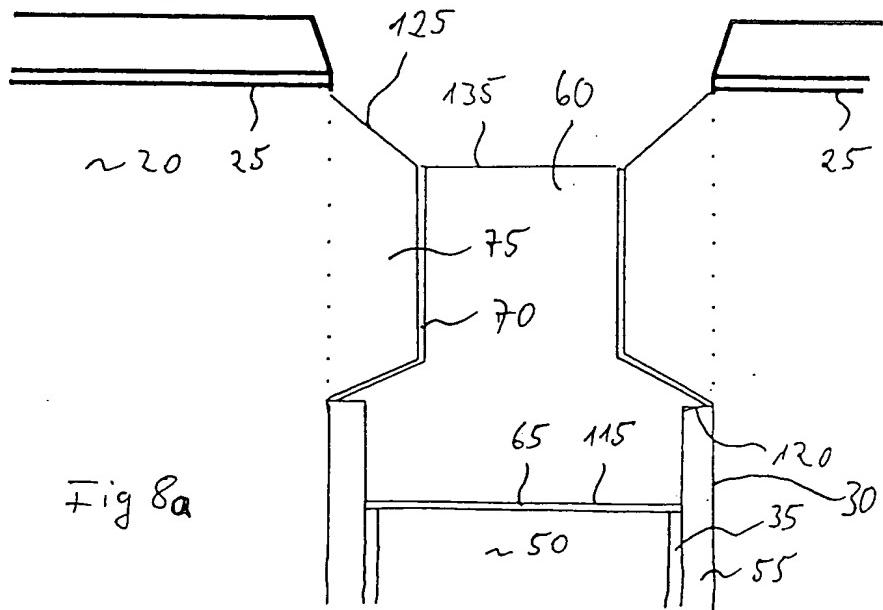
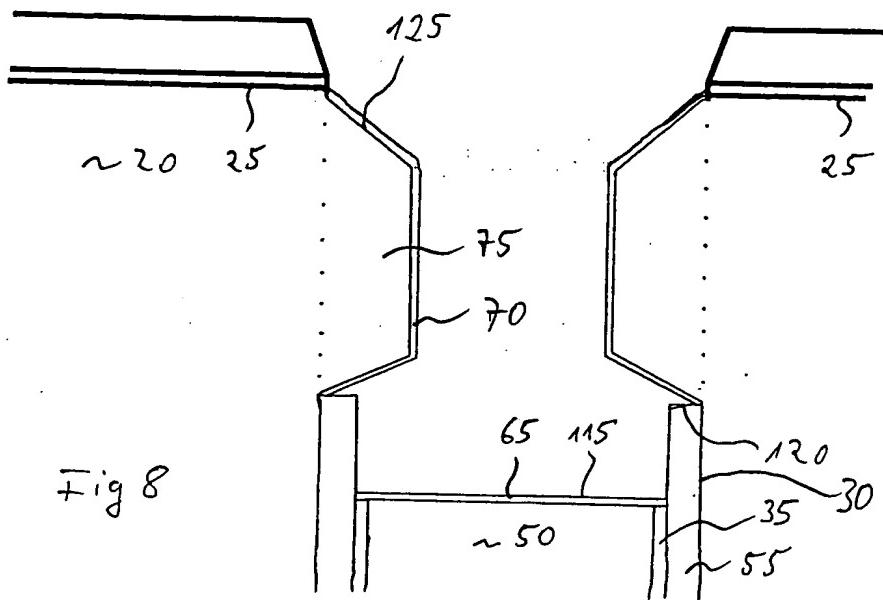
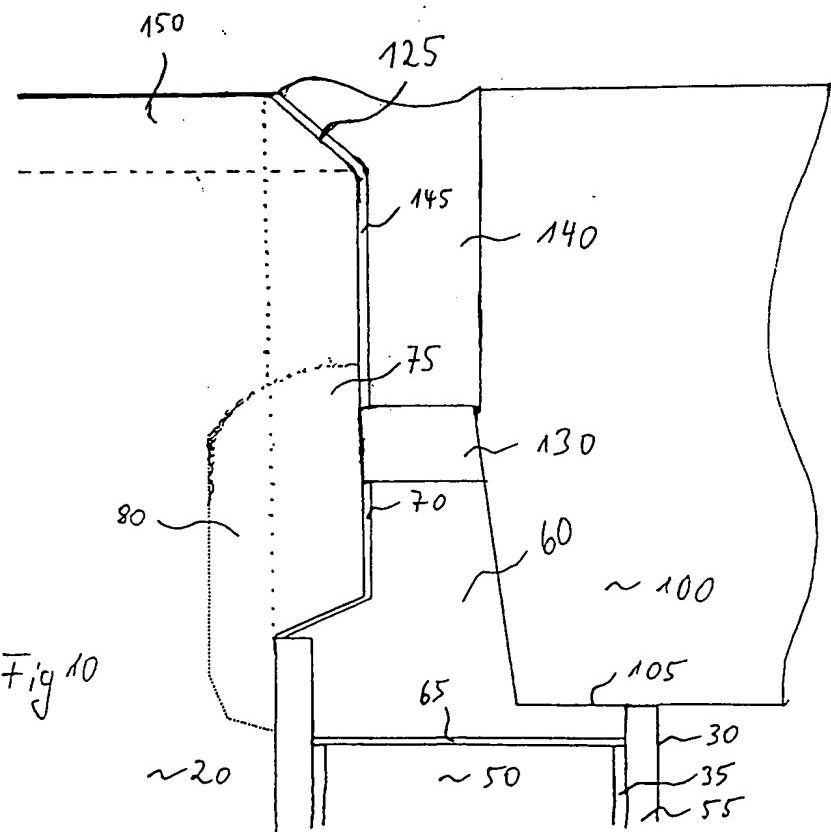
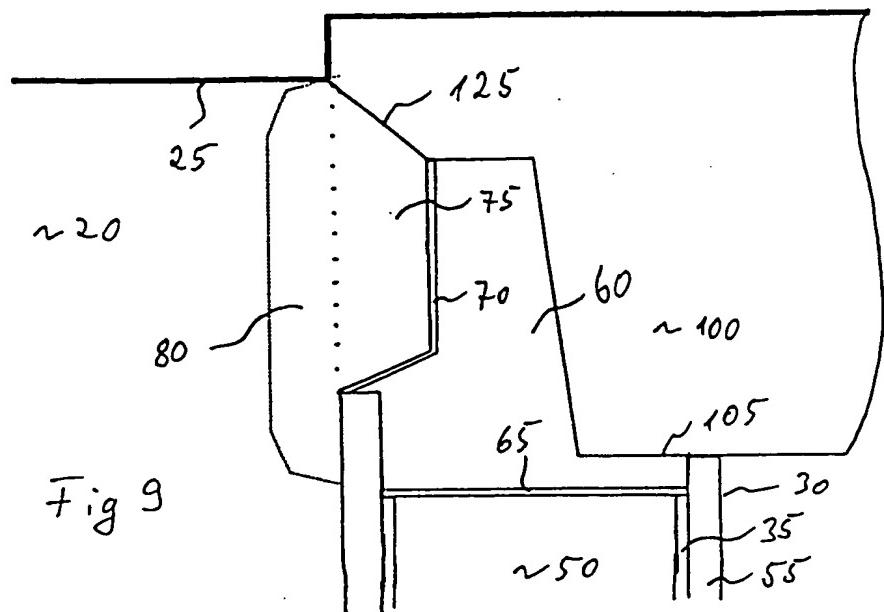


Fig 6a

6/10







P 2001,0158

9/10

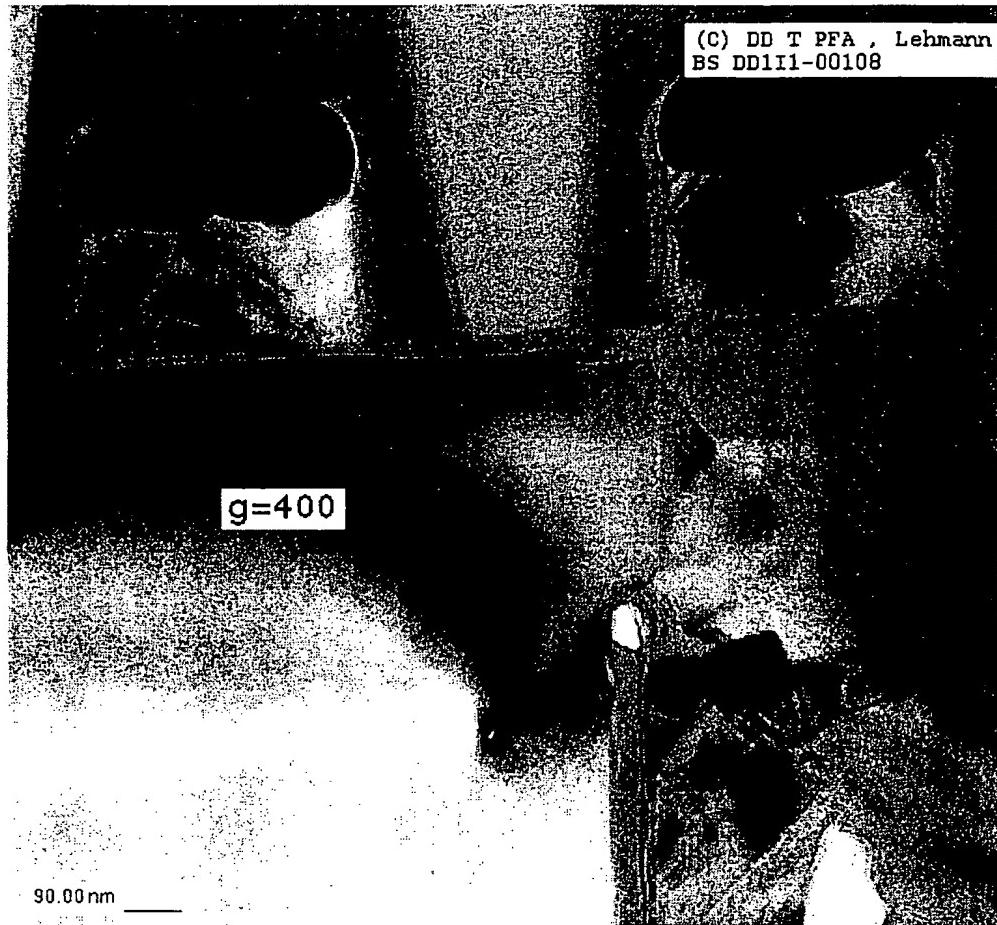


Fig 11

P 2001,0158

10|10

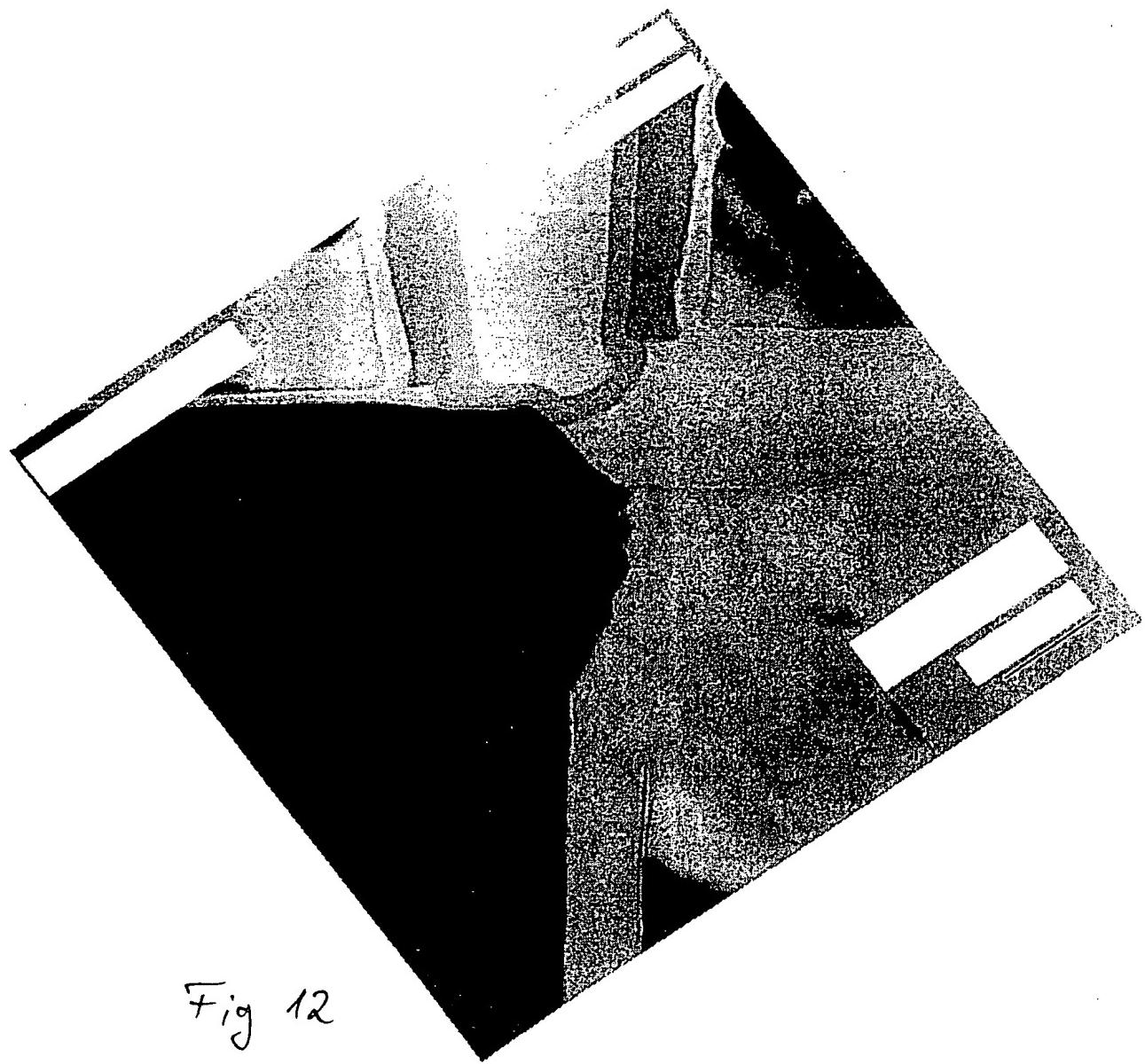


Fig 12